

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-297827
(43)Date of publication of application : 12.11.1993

(51)Int.Cl.

G09G 3/36
G02F 1/133

(21)Application number : 04-097650
(22)Date of filing : 17.04.1992

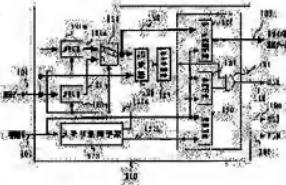
(71)Applicant : HITACHI LTD
(72)Inventor : NITTA HIROYUKI
MANO HIROYUKI
FURUHASHI TSUTOMU
FUTAMI TOSHIO

(54) LIQUID CRYSTAL DISPLAY DEVICE

(57)Abstract:

PURPOSE: To reduce power consumption of a signal driver by stopping a fetching operation of display data of a signal driver when display data of one line before coincides with inputted display data.

CONSTITUTION: This device is provided with two memories 120a and 120b having storage capacity of one line, a memory control means 123 which controls the memory 120, a comparing means 126 which compares inputted display data with display data of one line before, a control means 123 which stops taking-in operation of display data of the signal driver. Therefore, when display data of one line before coincides with inputted display data, the fetching operation of display data of the signal driver is stopped, and power consumption of the signal driver can be reduced.



(19) 일본特許庁 (J.P.)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平5-297827

(4) 公開日 平成5年(1993)11月12日

(51) int.CI:

C 0 9 C 8/38
G 0 2 F 1/133

機械記号

行内監視番号
7819-5C
505, 7880-2K

E 1

技術表示箇所

(21) 出願番号 特願平4-97650
 (22) 出願日 平成4年(1992)4月17日

(71) 出願人 000005106
 株式会社日立製作所
 東京都千代田区神田駿河台四丁目1番地

(72) 発明者 新田 博志
 神奈川県横浜市戸塚区吉田町282番地株式会社日立製作所マイクロエレクトロニクス機器開発研究部門内

(73) 発明者 ▲真▼理 佐之
 神奈川県横浜市戸塚区吉田町282番地株式会社日立製作所マイクロエレクトロニクス機器開発研究部門内

(74) 代理人 代理士 小川 勝男

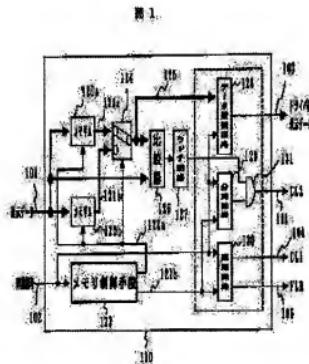
最終頁に続く

(54)【発明の名稱】 液晶表示装置

(55)【要約】

【目的】本発明の目的は、1ライン前の表示データ入力表示データが一致するとき、信号駆動ドライバの表示データ取り込み動作を停止し、信号駆動ドライバの出力電力を低減することにある。

【構成】1ライン分の記憶装置のメモリを左側と、読み取り用メモリ制御手段と入力表示データビットライン前の表示データを比較する比較手段と信号駆動ドライバの表示データ取り込み動作を停止する制御手段を組み、これにより、1ライン前の表示データと入力表示データが一致するとき、信号駆動ドライバの表示データ取り込み動作を停止し、信号駆動ドライバの出力電力を低減することができる。



【特許請求の範囲】

【請求項1】表示データ上周期信号を入力して、該表示用振動用の液晶表示データ及び制御信号を生成する制御手段と1ライン分の液晶表示データを読み入力し、液晶用振動用に応じて出力する信号駆動ドライバをM個(Mは2以上の整数)で構成し、各表示用振動用をシリализング未了と表示用として構成するアダプティブマトリックスタイルの液晶パネルとからなる液晶表示装置において、前記液晶表示データ及び制御信号を生成する制御手段に、1水平ライン分の表示データを各段の記憶容量を有する記憶手段を2つ以上、記憶手段に手順を入力する表示データを書き込む手段と、各記憶手段に記憶した表示データを読み出す手段とを設け、前記2つの記憶手段の一方が、1水平ラインの表示データの書き込み動作を行う時、他の記憶手段が1ライン前の表示データの読み込み動作を行なうように制御する制御手段と2つの記憶手段が読み出されるデータバスを切り替える取り換え手段とを設け、入力ある表示データと前記2つの記憶手段の一方から読み出す1ライン前の表示データとを比較する比較手段と比較結果を記憶する記憶手段とを設け、信号駆動ドライバの表示データ取り込み動作を止める制御手段及び、信号駆動ドライバの表示データ取り込み動作を停止する制御手段を可動としたことを特徴とする液晶表示装置。

【請求項2】請求項1において、比較手段として、M個の信号駆動ドライバのどちらかのデータであるを判別する手段と比較結果を記憶する記憶手段とを設け、信号駆動ドライバ別に表示データ取り込み動作を停止する制御手段を設け、信号駆動ドライバ別に表示データ取り込み動作を停止する制御手段を可動としたことを特徴とする液晶表示装置。

【請求項3】請求項1において、信号駆動ドライバの表示データ取り込み動作を停止する制御手段として、信号駆動ドライバの表示データ取り込みイネーブル信号を制御する手段を設け、信号駆動ドライバの表示データ取り込み動作を作動する制御手段を可動としたことを特徴とする液晶表示装置。

【請求項4】請求項1において、信号駆動ドライバの表示データ取り込み動作を作動する制御手段として、信号駆動ドライバの表示データ取り込みイネーブル信号を制御する手段を設け、信号駆動ドライバの表示データ取り込み動作を作動する制御手段を可動としたことを特徴とする液晶表示装置。

【請求項5】請求項1において、信号駆動ドライバの表示データ取り込み動作を作動する制御手段として、信号駆動ドライバの表示データ取り込みイネーブル信号を制御する手段を設け、信号駆動ドライバの表示データ取り込み動作を作動する制御手段を可動としたことを特徴とする液晶表示装置。

【発明の詳細な説明】

【000-1】

【背景上の利用分野】本発明はパソコン、ワークステーション等の表示データを画面パネルに表示する従来の液晶表示装置では、株式会社日立製作所半導体事業部昭和70年1月立上げの「ドライバIC」データブック5661、5662に記載されている信号駆動ドライバHD6801Dを用いた構成と動作となっている。以下図2、図3、図4を用いて、水平解像度がR、G、Bの中画面につき4×4画面、垂直解像度が4×8ラインの液晶パネルを対象とする駆動ドライバを用いて駆動する場合の構成と動作について説明する。

【000-2】図2は、従来の液晶表示装置の構成図で、102はパソコンやワークステーション等からの表示データであり、画像情報を内蔵して転送している。102は表示データ101に同期した同期信号であり、その内訳はドットクロック、水平同期信号、垂直同期信号である。2×16ドライバ(列選択信号等は省略)、2×20bit液晶75キルに表示電圧を印加する信号駆動ドライバ100を複数用いて構成した信号駆動ドライバである。2×32は垂直ライン数に基づき直すための垂直駆動回路、2×32は液晶パネルである。液晶パネル2×32の水平解像度はR、G、B各54.0mmあるので合計192.0mmあることになる。かつて、信号駆動ドライバ200に用いるHDS6310は出力が16.0本であるから(192.0×16.0)/16.0個要となる。また、信号駆動ドライバ200はイネーブル信号入力101とイネーブル信号出力E102をカスケード接続している。イネーブル入力信号E101はロジカルアンドタイプで、イネーブル出力E102は16.0画面分の表示データを取り込むとオーバーレベルからロウレベルへ変化する。ドライバ制御信号生成手段210の内の2×20は信号駆動ドライバのシングルフェイズに結合するように表示データ101を先送するデータ交換回路、2×3は先送後のドライバ用表示データ、2×1同期信号102とのカセットドットクロックを用意して信号駆動ドライバ200の表示データ取り込み用クロックと11を生成する同期回路、2×2は同期信号102のうち水平同期信号を連絡して1水平ライン分の表示データラッシュクロック204と垂直方向の线上上ラインを連絡するオーバーフロー信号205を生成する垂直回路である。

【000-4】図3は従来技術による信号駆動ドライバ200の表示データと同期信号のタイミングを示す図である。

【000-5】図4は信号駆動ドライバHD6801Dの構成図で入力表示データ203は各画面階層データ203ビットの4画面パラレル入力で、16.0画面分の液晶駆動

電圧を出力できる信号源を2回目を抜く。4.02は表示データを用いてラッシュするクロックを生成するラッシュアドレスカウンタ。4.03は表示データを用いてラッシュレジストするシフト回路。4.05は用いてラッシュした表示データを用いてLCDコントローラに印加電圧を出力するLCD印加電圧回路。4.06はラッシュした表示データを用いてLCDコントローラに印加電圧を出力するLCD印加電圧回路。4.07はLCD印加電圧を出力するLCD印加電圧回路。4.08はLCD印加電圧を出力するLCD印加電圧回路。4.09はLCD印加電圧を出力するLCD印加電圧回路。4.10はLCD印加電圧を出力するLCD印加電圧回路。

(600b) 次に、本技術で液晶表示装置のドライバ制御、及び表示動作について説明する。図3に示すように、表示データが有効な期間に信号駆動ドライバの表示データ取り込みクロック1を1ドライバ毎信号生成手順210で生成する。そして、図4に示すように、信号駆動ドライバ群230の左端切替電駆動ドライバ2020ノード、イネーブル端子入力E1ノード1をクロック1で接続し、表示データを取り込みクロック211の立ち下りで表示データを取り込み、1クロック表示データを取り込みクロックペリオド出力は母地E1ノード2がハイレベルからローレベルに変化した後の信号駆動ドライバ2020ノードをイネーブルにする。以後同様にして左側のドライバから順に1.6クロック表示データ取り込みで行き、1ライン分の表示データを取り込んだところで1ライン分の表示データを同時刻表示データラッシュクロック2ノード4でラッシュクロック4ノード4にコマッシュ表示電圧を印加し、直走駆動回路210で直走駆動された1ラインを表示する。直走駆動回路210は水平同期信号でシフタした画面信号を生成し直走垂直同期信号を行なう。

【0.0.0.7】次に、信号駆動ドライバ0.0.0の内部動作について詳しく説明する。信号駆動ドライバ0.0.0の内部構成は図10に示すようになっており、ラッチャードレスカウンタ4.0は表示データ取り込みクロック2.11の立ち上がりを感知してシフトラップ回路4.0.2のラッチ信号を発生する。表示データ取り込みクロック2.11は入力部では信号駆動ドライバのインターフェース信号入力を1.0.1で監視することができ、表示データ取り込みクロック2.11と4.0をカウントする。つまり1.0画面あたりの表示データを取り込むと停止状態となり、E1.0.2信号がローリングとなる。そして、シフトラップ回路4.0.2は画面4.0画面に分離されており、ラッチャードレスカウンタ4.0.1からのラッチ信号で4画面同時に表示データを取り込む。また、ラッチャ回路4.0.3は1.0画面分のラッチャ回路で構成されており、シフトラップ回路4.0.2からの表示データを表示データラッチャクロック2.0.4でラッチャ1.0ライン時刻データを保持する。レベルシフト回路4.0.4はラッチャ回路4.0.3の表示データをデコードし、液晶表示電圧のレクレット信号を生成し、液晶表示回路4.0.5が印電圧レベルの内1レベルを選択出力する。

【0006】以上述べたように、液晶の表示動作は信号駆動ドライバへの表示データのラッチ動作の繰り返しで

あり、信号駆動ドライバ200のランチ回路403に保持されている表示データを表示している。そして、信号駆動ドライバ200のランチ回路403には各ドライバを合わせて1ライン分の表示データを保持しており、毎ラインごとに表示データが変化しなくともデータの書き込みを行っている。

[0002]

【説明が解決しようとする課題】例えば、パソコンの表示画面でフロント扉を正面扉上部に表示する場合、フロントより下のラインは背景のいろいろが重ねられており、ラインの表示データは同じである。上記従来技術では、このように表示データが前にラインと重なっておりであっても、信号駆動ドライバに毎回ライン表示データが書き込まれているため、ライン毎に表示データの初期化しない場合など表示データを取り込む動作を繰り返すのでは信号駆動ドライバの消費電力が小さくならない問題点があつた。

【00-10】本発明の目的は、ライン毎の表示データに変化がないとき、信号駆動ドライバの消費電力を小さくすることにある。

[0011]

500-131

【作用】上記手順によれば、前ラインの表示データと現ラインの表示データが一致する場合、信号駆動ドライバの表示データ取り込み動作を停止させることができる。

また、信号駆動ドライバ別で各ラインの表示データと该ラインの表示データを比較し、一致する場合、その位置駆動ドライバの表示データ取り込み動作を停止させることができる。

【6.0.1.6】このため信号駆動ドライバの消費電力を低減することができる。

【6.0.1.4】

【実施例】本発明の第1の実施例を図1、図5、図6、図7により説明する。図1は、本実施例のドライバ制御手段1-10のブロック図で、1-2a、1-2bはそれを1ライン分の容量を持つラップメモリで、1-2cは前記ラインメモリを制御するメモリ制御手段、1-2d-a、1-2d-bは制御信号、1-2d-cはラインメモリ1-2d-a、1-2d-bのコードデータ1-2d-a、1-2d-bを選択するセレクタ、1-2d-dは表示データの切换器、1-2d-eは比較器、1-2d-fは比較結果を保持するマッチ回路である。また、1-2d-gは表示データを信号駆動ドライバのインターフェイスに適合したドライバ用表示データ1-2d-hに変換するデータ変換回路、1-2d-iは同期信号1-2d-jのうちドットクロックが信号駆動ドライバ用表示データ取り込み用クロック1-2d-kを生成する分周回路、1-2d-lは同期信号1-2d-jのうち水平同期信号と垂直同期信号から1水平ライン分の表示データラップクロック1-2d-mと4方向の最も近いラインを選択するイーウェル信号1-2d-nを生成する選択回路である。1-2d-oはクロック1-2d-pをマスターするAN端子である。

【6.0.1.5】図5は本実施例の構成図である。

【6.0.1.6】図6は図1のドライバ制御手段に記載したメモリ1-2d-a、1-2d-bのリード、ライトタイミングを示す図である。

【6.0.1.7】図7は信号駆動ドライバの表示データと同期信号のタイミングを示す図である。

【6.0.1.8】次に実施例の動作について説明する。図1に示す表示データ1-2d-oを1ライン毎にラインメモリ1-2d-a、1-2d-bに交叉に書き込み、図7に示すリード、ライトタイミングを示す。また、図1のメモリ制御手段1-2d-cは、同期信号1-2d-jによりメモリ制御信号1-2d-a、1-2d-bを生成し、最初の1水平期間で1ライン毎の表示データ1-2d-oをラインメモリ1-2d-aに書き込み、同時にセレクタ1-2d-dを選択したラインメモリ1-2d-bから読み出す1ライン前の表示データ1-2d-cと比較器1-2d-fで比較し、前ラインの表示データ1-2d-cと現ライン(1ライン目)の表示データ1-2d-oが一致するかどうかを判定し、判定結果をマッチ回路1-2d-gに保持する。次の1水平期間で2ライン目の表示データ1-2d-oをラインメモリ1-2d-bに書き込み、同時にセレクタ1-2d-dを選択したラインメモリ1-2d-bから読み出す1ライン前の表示データ1-2d-cと比較器1-2d-fで比較し、前ライン(1ライン目)の表示データ1-2d-oと比較器1-2d-fと現ライン(2ライン目)の表示データ1-2d-oが一致するか

どうか判定し、判定結果をマッチ回路1-2d-gに保持する。以後同様の動作を行い、前ラインの表示データと現ラインの表示データが一致するが精次判定を行う。そしてデータ変換回路1-2d-iでドライバ用表示データ1-2d-hに変換し、人力表示データ1-2d-oより1水平同期間で出力される。また、表示同期信号は同期信号1-2d-jから選択回路1-2d-mで1水平ライン分の表示データラップクロック1-2d-k、イネーブル信号1-2d-lを生成する。そして、表示データ取り込みクロック1-2d-nは分周回路1-2d-iで生成され、ラップ回路1-2d-mの比較結果によりAN端子1-2d-oにマスクされる。つまり、前ラインの表示データと現ラインの表示データが一致している場合は、表示データ取り込みクロック1-2d-nをマスクし、前ラインの表示データと現ラインの表示データが一致していない場合は表示データ取り込みクロック1-2d-nを出力する。そして、図6に示すタイミングのように表示データ取り込みクロック1-2d-nがマスクされた場合、信号駆動ドライバは図4に示すラップアンドシルカウント4-0-1とシフト回路4-0-2が動作せず、シフト回路4-0-2を保持している様子と同じ表示データが、表示データラップクロック1-2d-nでラップされ、走査駆動回路2-2-1で選択されたラインに表示データが印加される。また、表示データ取り込みクロック1-2d-nがマスクされずに出力された場合は、現ラインの表示データが信号駆動ドライバに取り込まれ、走査駆動回路2-2-1で選択されたラインに現ラインの表示データが印加される。同様に、1フレーム分体隔離走査駆動を繰り返し、液晶パネルを使用する。

【6.0.1.9】次に、本発明の第2の実施例について図8、図9、図10、図11を用いて説明する。図8は本実施例のドライバ制御手段1-10のブロック図で、1-2d-iは同期信号1-2d-jのうちドットクロックから信号駆動ドライバ用表示データ取り込み用クロック1-2d-k-1を生み出す分周回路、1-2d-lは表示データラップクロック1-2d-m-1

4、イネーブル信号1-2d-oとドライバ用イネーブル信号8-1を生成する選択回路である。

【6.0.2.0】図9は本実施例の構成図である。

【6.0.2.1】図10、図11は信号駆動ドライバの表示データと同期信号のタイミングを示す図である。

【6.0.2.2】次に本実施例の動作について説明する。本実施例のメモリリード、ライトタイミングは、第1の実施例と同様であり、前ラインの表示データと現ラインの表示データが一致するかどうかが比較器1-2d-fで精次判定を行いその結果をマッチ回路1-2d-gに保持する。そして、同様にデータ変換回路1-2d-iでドライバ用表示データ1-2d-hに変換し、人力表示データ1-2d-oより1水平同期間で出力され、表示同期信号は同期信号1-2d-jから選択回路8-2-2で表示データラップクロック1-2d-n-4、イネーブル信号1-2d-oが生成する。そして、表示データ取り込みクロック8-1-1は分周回路8-2-2で生成され、ド

ライハイネープル番号:8.1とは遅延回数:2で生ずる。このドライハイハイネープル番号8.12はラッシュ回路1/2の比較測定によりLAND回路9.3でマップされる。つまり、図1-1に示すように前ラインの表示データと該ラインの表示データが一致している場合は、ドライハイキープル番号8.12をマッピング。図1-1に示すように前ラインの表示データと該ラインの表示データが一致していない場合はドライハイキープル番号8.12を出力する。また、ドライハイキープル番号8.12は作動部制御ドライバ群8.0の左側のドライハイキープル番号1のキープル入力E10に接続する。そして、モード転換ドライバ群2.0は、キープル信号をドライハイキープル1から順に2までカスケードに接続しているためドライハイキープル1のドライバーが15箇所表示データを取り込んでドライハイキープル出力E10を各ローレンジに高させなければ次回以降のドライハイキープルにならない。

「ロロコ」そのため、ドライバイオーブル信号①とがマスクされると、信号駆動ドライバは、第1の実施例と同様に、図4に示すラズラマアドレスカウタ④01をシフト回路②0が動作せず、シフト回路④02に保持されているモーリアンと同時に表示データが、表示データラッピングクロック④04によって更新され、走査範囲回路②31で選択されたラインに各データが印加される。また、ドライバイオーブル信号①がマスクされずに発火された場合は、現ラインの表示データが信号駆動ドライバ⑧に取り込まれ、走査範囲回路②31で選択されたラインに現ラインの表示データが印加される。そして同様に、1フレーム分構成される走査範囲を跳過し、液晶パネルを表示する。

【図20-4】次に、本発明の第3の実施例について図12、図13、図14を用いて説明する。図12は本実施例のドライバ回路手段121と121のブロック圖で、122は同期信使102のうちドットクロックから信号駆動ドライバ表示データ取り込み用ドット1211を生成する分周回路、1220は表示データをどの信号駆動ドライバへ移動するかを示すドライバ位置もクンタで、1221はドライバ位置カウンタ1221のデータをデータ出力するデータゴー、1222はビット位置1220の結果とドライバ位置を現すするマッチ回路である。また、1212と1213は121の画面信号駆動ドライバへのドライバキーパネル信号である。

【図0225】図13は本実施例の構成図である。
 【図0226-1】図14は信号処理装置トライ1の表示データと同期信号のタイミングを示す図である。
 【図0227】次に本実施例の操作について説明する。本実施例のマウスのリード・ラティミングは、第1の実施例と同様であり、前ライムの表示データと後ライムの表示データが一致するかピアーコル1をもて判断次第を行い、その結果ヒドライバは電力量カウンタ12の値をカウントする。また同時に、他の作業用ヒドライ

が駆動する表示データが変化したかを検出し、その結果をラッピング回路12で保持する。そして、同時にデータ実録回路12でドライバ用表示データ1.0に3次元記録し、入力表示データ1.0より1.0水平期間延て出力され、表示同期信号は同期回路1.0から遅延回路13.0で表示データラッピング回路1.0へ、イネーブル信号5.0を生成し、表示データ取り込み回路1.0に1.1は、

周回回数「2回で生まる」
【0.028】そして、ドライバインペルル信号1212と
1-217とは、他の信号駆動ドライバにそれぞれ接続
し、ラッ奇回路1などを比較結果によりAND回路1
230と1235でマスクされる。つまり、図14に示
すように前回の表示データと現ラインの表示データ
が一致している時は駆動ドライバに対しては、ドライバ
インペルル信号をマスクし、前ラインの表示データと現
ラインの表示データが一致していない時は駆動ドライバ
に対してはドライバインペルル信号を出力する。図14
は、座標軸のドライバのドライバ信号と正確度する表示

データの表示が変更した箇所の例である。
「ロ2ロ2」そして、第1、第2の実施例と同様に、「ドライババイブル信書号がマスクされた場合」、信号駆動ドライバは図2に示すラップアドレスクラス2キーボード1と1フレーム回路10が動作せず、1フレーム回路10に保持されている現ラインと表示データが、表示データラップアドレスクラッシュでラッシュされ、走査駆動回路2と3で送達されたラインに表示データが印加される。また、「ドライババイブル信書号12」がマスクされずに取出された場合は、現ラインの表示データ12が信号駆動ドライバに取り込まれ、走査駆動回路2と3で送達されたラインに現ラインの表示データ12が印加される。そして同時に、1フレーム分構成次元変換部を通過し、液晶パネルを表示

【ロゴ30】を上述述べた。第1、第2の実験例では、1ラインの表示データが前ラインに対して変化しない場合、信号駆動ドライバの表示データ取り込み動作を停止することができ、信号駆動ドライバの消費電力を低減す

【図9-3】また、第3の実験例では、前ラインに対して表示データが変化した信号駆動ドライバのみ表示データ取り込み動作を行い、それ以外の信号駆動ドライバは表示データ取り込み動作を停止することができる。信号駆動ドライバの実効負荷を低減することができる。

【0032】
【発明の効果】本発明によれば、1ラインの表示データが前ラインに対して変化しない場合、信号駆動ドライバの表示データ取り込み動作を停止することができ、信号駆動ドライバの消費電力を削減することができる。
【0033】また、前ラインに対して表示データが変化した信号駆動ドライバの表示データ取り込み動作を再開する。

動作を停止することができるため、信号駆動ドライバの出力を遮断することができる。

【回1】の機能を説明】

【回1】第1の実施例のドライバ操作手段のブロック図である。

【回2】従来技術のシステム構成図である;

【回3】従来技術のドライバ動作タイミングを示す図である。

【回4】ドライバの内部構成図である。

【回5】第1の実施例のシステム構成図である。

【回6】メモリのリード、ライトタイミングを示す図である。

【回7】第1の実施例のドライバ動作タイミングを示す図である。

【回8】第2の実施例のドライバ操作手段のブロック図である。

【回9】第2の実施例のシステム構成図である。

【回10】第2の実施例のドライバ動作タイミングを示す図である。

【回11】第2の実施例のドライバ動作タイミングを示す図である。

【回12】第3の実施例のドライバ操作手段のブロック図である。

【回13】第3の実施例のシステム構成図である。

【回14】第3の実施例のドライバ動作タイミングを示す図である。

【符号の説明】

1-01, 1-03, 1-21a, 1-21b, 1-25, 2-03
…表示データ

1-02, 1-04, 1-05, 1-11, 8-1-1, 8-1-2, 1
2-1-1…同期信号

1-21c, 1-21d, 1-21e, 1-21f, 1-21g, 1-21h,
1-21i, 8-1-2…ドライバネーブル信号

1-20a, 1-20b…メモリ

1-2-3…メモリ制御手段

1-2-4…ゼンケン

1-2-5…比較器

1-2-7…ラッチ回路

2-3-0…信号駆動ドライバ群

2-3-1…走査制御回路

2-3-2…試験バス

4-0-1…ラッチアドレスカウンタ

4-0-2…シフト回路

4-0-3…ラッチ回路

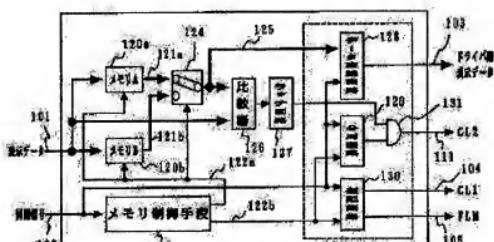
4-0-4…シリアルシフタ回路

4-0-5…波形駆動回路

4-0-6…波形印加電圧

【回1】

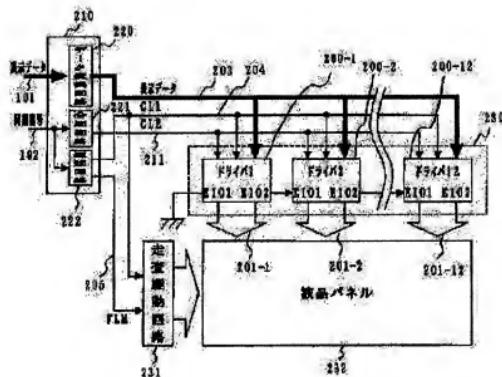
図-1



116

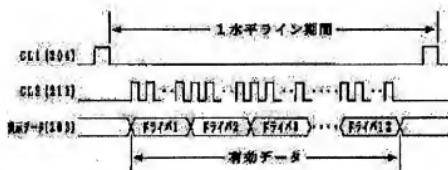
[图2]

四



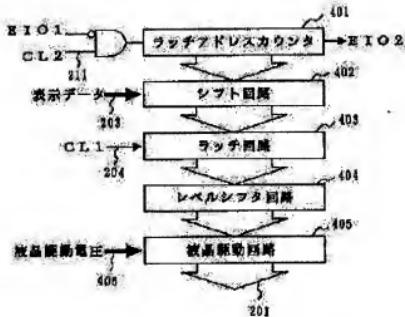
188

四



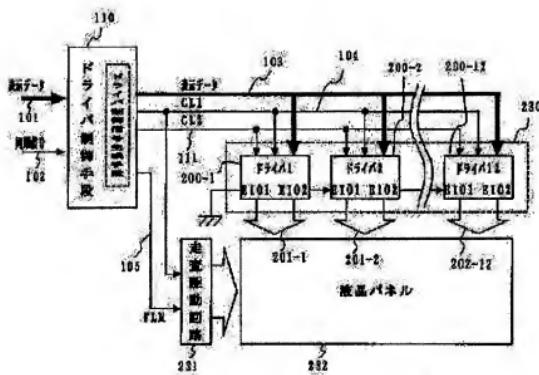
[B 4]

4



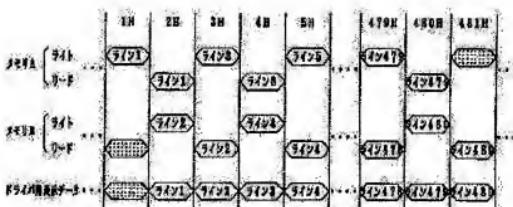
[图5-1]

四



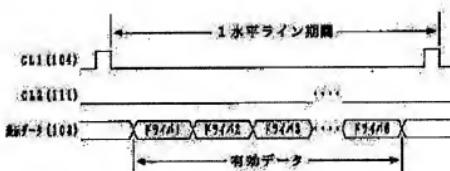
[図6]

図6



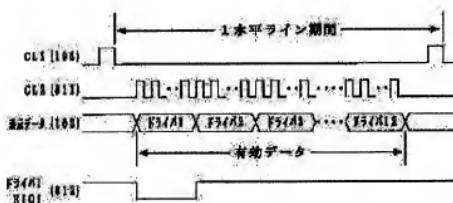
[図7]

図7



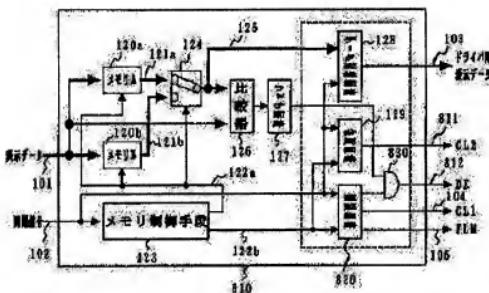
[図8]

図8



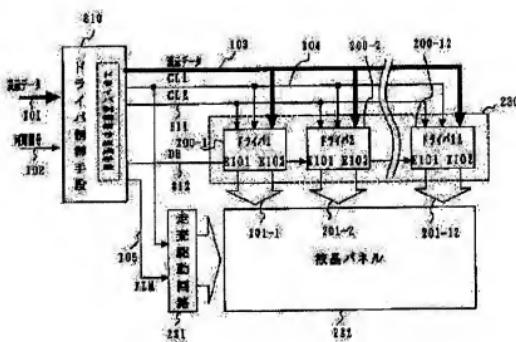
[図8]

图8



[図9]

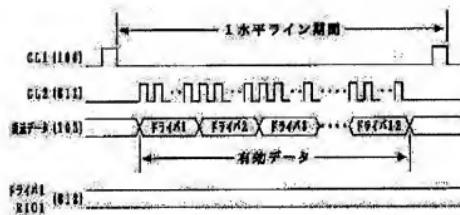
图9



[3-10]

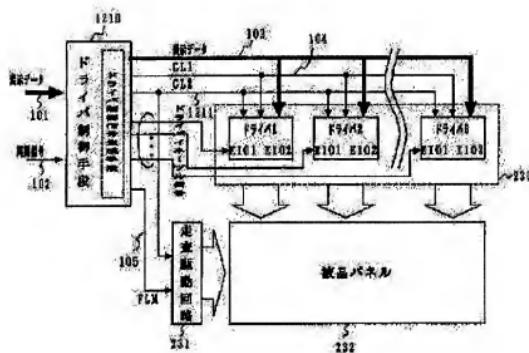
[図11]

B-11



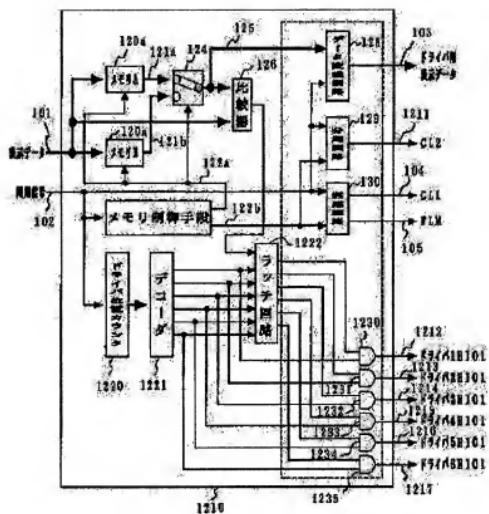
[図12]

B-12



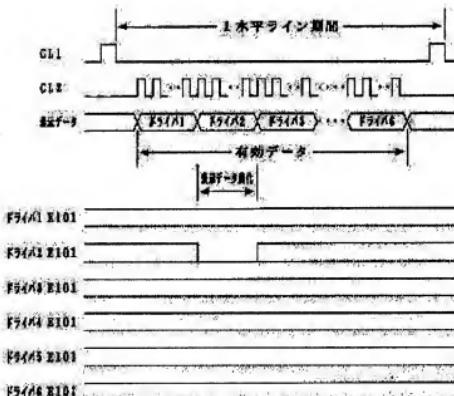
[图 1-2]

四 12



(回1-6)

図 14



プロジェクトページの結果

(72)発明者 古橋 勉
神奈川県横浜市戸塚区吉田町252番地作式
会社日立製作所マイクロエレクトロニクス
機器開発研究所内

(72)発明者 二尾 利興
千葉県茂原市原野3300番地作式会社日立製作
所茂原工場内